

High Speed Serial Interface (HSSI) Design-Spezifikation

Datum: 12. April 1993
Revision 3.0

Vorherige Version:
Revision 2.11
16. März 1990

Erste Version: Oktober 1989
Addendum-Ausgabe 1: Januar 1991

Copyright© 1989-1993 Cisco Systems, Inc. und T3plus Networking, Inc.

Hinweis

Cisco Systems, Incorporated und T3plus Networking, Incorporated übernehmen keine Verantwortung für die in der Spezifikation enthaltenen Informationen und gewährleisten keine Garantien. Sie sind jedoch in gutem Glauben und nach bestem Wissen und Können bereit. Cisco Systems und T3plus Networking geben keine Zusicherungen oder Gewährleistungen hinsichtlich der Eignung für einen bestimmten Zweck ab oder geben nicht an, ob die Verwendung der in der Spezifikation enthaltenen Informationen ein Patent oder andere Rechte einer Person verletzen kann. Der Empfänger verzichtet auf jegliche Ansprüche, die er gegenüber Cisco Systems oder T3plus Networking in Bezug auf die Verwendung der hieraus abgeleiteten Informationen oder Produkte geltend macht.

Die Genehmigung zur Vervielfältigung und Verbreitung dieser Spezifikation wird erteilt, sofern

1. Namen von Cisco Systems, Inc. und T3plus Networking, Inc. werden als Autoren angezeigt.
2. auf allen Kopien eine Kopie dieser Mitteilung erscheint,
3. Der Inhalt dieses Dokuments wird weder geändert noch geändert.

Der Inhalt dieses Dokuments darf ohne die ausdrückliche schriftliche Genehmigung von Cisco Systems und T3plus Networking weder geändert noch geändert werden. Dieses Dokument soll als Spezifikation für serielle Hochgeschwindigkeitsschnittstellen dienen und sich zu einem Industriestandard weiterentwickeln. Daher ist davon auszugehen, dass diese Spezifikation in Zukunft geändert werden kann, um zusätzlichen Anforderungen oder der Einhaltung nationaler oder internationaler Standards bei deren Weiterentwicklung Rechnung zu tragen. Cisco Systems und T3plus Networking behalten sich das Recht vor, diese Spezifikation oder die Geräte, auf die sie sich bezieht, jederzeit ohne Vorankündigung und ohne Haftung zu ändern oder zu ändern.

Um aktualisierte Kopien dieser Spezifikation zu erhalten, empfiehlt es sich, Sie zur HSSI Specification-Mailing-Liste von Cisco Systems oder T3plus Networking hinzuzufügen.

Gemeinsame Autoren

John T. Chapman
Hardware-Design-Techniker
Cisco Systems, Inc.
375 East Tasman Drive
San Jose, CA 95134, USA
jchapman@cisco.com
TEL: (408) 526-7651 FAX: +1 408 527 1709

Mitri Halabi
Hardware-Design-Techniker
T3plus Networking, Inc.
Expressway 2840 San Tomas
Santa Clara, CA 95051, USA
mitri@t3plus.com
TEL: (408) 727-4545 FAX: +1 408 727 5151

Einführung

Zusammenfassung

In diesem Dokument wird die physische Layer-Schnittstelle angegeben, die zwischen einem DTE (z. B. einem Hochgeschwindigkeits-Router oder einem ähnlichen Datengerät) und einem DCE (z. B. einem DS3- (44,736 Mbit/s) oder SONET STS-1-DSU (51,84 Mbit/s) besteht. Zukünftige Erweiterungen dieser Spezifikation können Unterstützung für Übertragungsraten bis SONET STS-3 (155,52 Mbit/s) beinhalten.

Dieses Dokument ist mit der von John T. geschriebenen HSSI Design Specification kompatibel. Chapman und Mitri Halabi, Revision 2.11, 16. März 1990 und Addendum Issue #1, 23. Januar 1991.

HSSI wird derzeit vom American Standards Institute ratifiziert. Die physikalische Schichtspezifikation ist EIA/TIA-613 und die elektrische Schicht-Spezifikation ist EIA/TIA-612. Diese Spezifikationen sollen Mitte 1993 vorliegen. Hier wurde eine Anmerkung aufgenommen, wenn zwischen den beiden Spezifikationen bekannte Unterschiede bestehen.

Dokumentenorganisation

- In diesem Abschnitt, [Einführung](#), wird HSSI vorgestellt und auf andere Spezifikationen bezogen.
- Der nächste Abschnitt, [Begriffe und Definitionen](#), enthält die im Dokument verwendeten Definitionen.
- Der dritte Abschnitt, [Electrical Specification](#), definiert die elektrischen Spezifikationen, einschließlich Signalnamen, Definitionen, Eigenschaften, Betrieb und Timing.
- Abschnitt 4, [Physische Spezifikationen](#), beschreibt die physischen Eigenschaften einschließlich Steckertypen, Kabeltypen und Pin-Zuweisungen.
- Anhang A, [Zeitdiagramme](#), zeigt eine grafische Verknüpfung von Zeitsteuerungsbeziehungen.
- Anhang B, [Differenzial Circuit Conventions](#), definiert grafisch Polaritätskonventionen.
- Anhang C, [Störgeräusche](#), enthält eine detaillierte Analyse der Störfestigkeit gegen ECL-Störungen.

Vergleich mit vorhandenen Standards

Hinsichtlich der ANSI/EIA-Normenreihe, EIA-232-D, EIA-422-A, EIA-423-A, EIA-449 und EIA-530, unterscheidet sich diese Spezifikation dadurch, dass sie

- unterstützt Serial-Bit-Geschwindigkeiten von bis zu 52 Mbit/s
- Verwendung von ECL-Übertragungswerten (Emitter Clien Logic)
- ermöglicht die Erfassung von Zeitsignalen, d. h. diskontinuierlich
- verwendet ein vereinfachtes Kontrollsignalprotokoll
- verwendet ein detaillierteres Loopback-Protokoll
- verwendet einen anderen Anschluss

Begriffe und Definitionen

Diese Spezifikation erfüllt die folgenden Definitionen:

Analoger Loopback

Ein Loopback in beide Richtungen, der der Leitungsseite eines DCE-Geräts zugeordnet ist.

Assertion

Die (+Seite) eines gegebenen Signals befindet sich bei potenzieller Voh, während die (-Seite) des gleichen Signals bei potenzieller Vol. (Referenz: Abschnitt [elektrische Spezifikationen](#) und [Anlage B](#): Abschnitt "[Differenzial Circuit Conventions](#)").

Deassertion

Die (+Seite) eines gegebenen Signals befindet sich in potenzieller Vol, während die (-Seite) des gleichen Signals sich bei potenzieller Voh befindet.

Datenkommunikationskanal

Die Übertragungsmedien und die Hilfsmittel, die an der Informationsübermittlung zwischen den DCEs beteiligt sind. In dieser Spezifikation wird angenommen, dass der Datenkommunikationskanal Vollduplex ist.

DCE: Datenübertragungsgeräte

Die Geräte und Verbindungen eines Kommunikationsnetzwerks, die den Datenkommunikationskanal mit dem Endgerät (DTE) verbinden. Diese wird zur Beschreibung der CSU/DSU verwendet.

Digitale Loopback

Ein Loopback in beide Richtungen, der mit dem DTE-Port eines DCE-Geräts verknüpft ist.

DS3: Digitales Signal, Stufe 3

Auch als T3 bekannt. Entspricht einer Bandbreite von 28 T1's. Die Bitrate beträgt 44,736 Mbit/s. DSU: Datendienststeinheit. Bietet einem DTE Zugriff auf digitale Telekommunikationsanlagen.

DTE: Datenendeinrichtung

Der Teil einer Datenstation, der als Datenquelle, Ziel oder beides dient und die Funktionen zur Datenkommunikationssteuerung gemäß Protokollen bereitstellt. Dies wird verwendet, um einen Router oder ein ähnliches Gerät zu beschreiben.

Gedekte Uhr

Ein Taktrrom mit einer nominalen Bitrate, der in beliebigen Intervallen Taktimpulse für beliebige Zeitlängen fehlen kann.

OC-N

Das optische Signal, das aus einer optischen Umwandlung eines STS-N-Signals resultiert.

SONET: Synchrones optisches NETwork

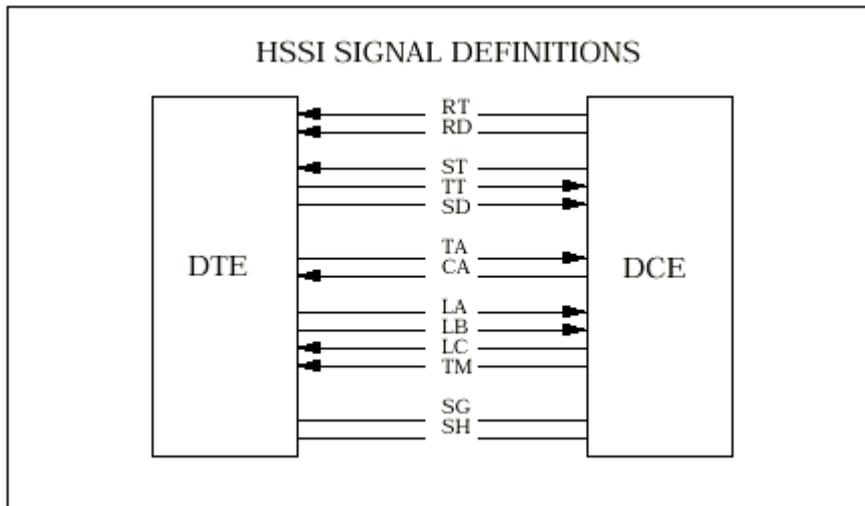
Ein ANSI/CCITT-Standard zur Standardisierung der Nutzung optischer

Kommunikationssysteme.

STS-N: Synchroner Übertragungssignalstufe n, wobei n = 1,3,9,12,18,24,36,48

STS-1 ist das grundlegende logische Bausteinsignal für SONET mit einer Geschwindigkeit von 51,84 Mbit/s. STS-N wird durch Byte-Verschachtelung von N STS-1-Signalen und einer Rate von N-mal 51,84 Mbit/s ermittelt.

Elektrische Spezifikationen



Signaldefinitionen

RT: Empfangszeit von DCE

RT ist eine Gap-Uhr mit einer maximalen Bitrate von 52 Mbit/s und liefert Timing-Informationen für Empfangssignale für RD.

RD: Daten empfangen von DCE

Die vom DCE generierten Datensignale als Reaktion auf Datenkanalsignale, die von einer Remote-Datenstation empfangen wurden, werden auf diesem Stromkreis an die DTE übertragen. Der RD ist synchron zu RT.

ST: Sendezeit von DCE

ST ist eine Gap-Uhr mit einer maximalen Bitrate von 52 Mbit/s und liefert Timing-Informationen für das Sendesignal an die DTE.

TT: Terminalzeit an DCE

TT stellt Timing-Informationen für das Sendesignal an den DCE bereit. Dies ist das ST-Signal, das vom DTE an den DCE zurückgeleitet wird. TT sollte nur vom DTE gepuffert und nicht mit einem anderen Signal gepeilt werden.

SD: Daten senden an DCE

Die vom DTE ausgehenden Datensignale, die über den Datenkanal an eine Datenstation am anderen Ende übertragen werden sollen. SD ist synchron zu TT.

TA: Datenendgerät verfügbar an DCE

TA wird vom DTE unabhängig von CA bestätigt, wenn das DTE sowohl Daten an das DCE als

auch vom DCE senden und empfangen kann. Eine gültige Datenübertragung sollte erst beginnen, wenn auch die CA vom DCE bestätigt wurde. Wenn für den Datenkommunikationskanal beim Trennen der DTE ein Keep-Alive-Datenmuster erforderlich ist, muss das DCE dieses Muster bereitstellen, während TA nicht bestätigt wird.

CA: Verfügbare Datenübertragungsgeräte *von DCE*

Die CA wird vom DCE unabhängig von der TA geltend gemacht, wenn das DCE sowohl Daten an das DTE senden als auch von diesem empfangen kann. Dies weist darauf hin, dass das DCE einen gültigen Datenkommunikationskanal erhalten hat. Die Datenübertragung sollte erst beginnen, wenn das DTE ebenfalls TA bestätigt hat.

Da der Datenkommunikationskanal nur gültig ist, wenn sowohl TA als auch CA bestätigt werden, empfiehlt es sich, den eingehenden Datenstrom sowohl mit TA als auch mit CA auf dem DTE und dem DCE zu starten.

Es sollte auch anerkannt werden, dass sich das DCE bei der Deaktivierung einer CA in einem unbekanntem Zustand befindet und dass ST- und RT-Uhren möglicherweise fehlen und vom DTE nicht als gültig angesehen werden können.

LA: Loopback-Schaltung A *an DCE*

LB: Loopback-Schaltung B *an DCE*

LA und LB werden von der DTE geltend gemacht, damit der DCE und der zugehörige Datenkommunikationskanal einen von drei Diagnose-Loopback-Modi bereitstellen. LB = 0, LA = 0: kein Loopback LB = 1, LA = 1: Lokaler DTE-Loopback LB = 0, LA = 1: Loopback LB für lokale Leitung = 1, LA = 0: Loopback für Remote-Leitungen

Eine 1 stellt Assertion dar, und eine 0 steht für Deassertion. Alle Loopbacks sind Payload-Loopbacks. Wenn der HSSI-Datenstrom daher nur zu einem Teil des Datenkommunikationskanals Multiplex-Modus betrieben wird, muss mindestens der Teil des Datenkommunikationskanals als Loopback unterstützt werden.

Ein lokales DTE (?digital?)-Loopback tritt am DTE-Port des DCE auf und wird zum Testen der Verbindung zwischen DTE und DCE verwendet. Ein lokales Line-Loopback (?analog?) wird am Line-Side-Port des DCEs ausgeführt und zum Testen der DCE-Funktionalität verwendet. Am Leitungsport des Remote-DCE wird ein Remote-Line-Loopback (analog?) ausgeführt, um die Funktionalität des Datenkommunikationskanals zu testen. Diese drei Loopbacks werden in dieser Sequenz initiiert. Das Remote-DCE wird durch Remote-Kommando der lokalen Loopbacks getestet. Bitte beachten Sie, dass LA und LB direkte Supersets der EIA-Signale LL (Local Loopback) und RL (Remote Loopback) sind.

Der lokale DCE behauptet weiterhin CA in allen drei Loopback-Modi. Wenn das lokale DCE einen bestimmten Loopback-Modus nicht unterstützen kann, kann es vorkommen, dass die CA deassert wird, während LA oder LB von der DTE geltend gemacht werden. Die Remote-DCE deassert die CA, wenn ein Remote-Loopback in Kraft ist. Wenn das Remote-DCE ein lokales Loopback am lokalen DCE erkennen kann, deassert das Remote-DCE seine CA. Andernfalls wird die CA des Remote-DCE bestätigt, wenn ein lokales Loopback am lokalen DCE vorhanden ist.

Der DCE implementiert das Loopback nur zum aufrufenden DTE. Der Empfang von Daten vom Datenkommunikationskanal wird ignoriert. Daten an den Datenkommunikationskanal senden, wird entweder mit dem Sende-Datenstrom der DTE oder mit einem Keep-Alive-Datenmuster gefüllt, je nach den spezifischen Anforderungen des Datenkommunikationskanals.

Es gibt kein explizites Hardwarestatussignal, das anzeigt, dass das DCE in einen Loopback-Modus gewechselt ist. Die DTE wartet nach der Bestätigung von LA und LB für einen angemessenen Zeitraum, bevor sie die Gültigkeit des Loopbacks annimmt. Die angemessene Zeit ist anwendungsabhängig und nicht Bestandteil dieser Spezifikation.

Der Loopback-Modus gilt für Timing- und Datensignale. Auf der DTE-DCE-Verbindung konnte daher das gleiche Zeitsignal dreimal durch die Verbindung geleitet werden, zuerst als ST, dann als TT und schließlich als RT.

LC: Loopback Circuit C *von DCE*

LC ist ein optionales Loopback-Anforderungssignal vom DCE an DTE, um anzufordern, dass das DTE einen Loopback-Pfad zum DCE bereitstellt. Genauer gesagt würde die DTE TT=RT und SD=RD festlegen. ST würde nicht verwendet und könnte unter diesen Umständen nicht als gültige Uhrenquelle herangezogen werden.

Dadurch kann die DCE/DSU-Netzwerkmanagementdiagnose die DCE/DTE-Schnittstelle unabhängig von der DTE testen. Dies folgt der HSSI-Philosophie, dass sowohl DCE als auch DTE intelligente, unabhängige Peers sind und dass das DCE in der Lage und Verantwortung ist, seinen eigenen Datenkommunikationskanal aufrechtzuerhalten.

Falls sowohl die DTE- als auch die DCE-Asserted-Loopback-Anfragen gestellt werden, wird die DTE bevorzugt.

Beachten Sie, dass LC optional und nicht im ANSI-Standard enthalten ist.

TM: Testmodus *von DCE*

Der Testmodus wird vom DCE bestätigt, wenn er sich in einem Testmodus befindet, der entweder durch lokale oder Remote-Loopbacks verursacht wird. Dieses Signal ist optional. TM wurde vom ANSI hinzugefügt und war nicht Teil der ursprünglichen HSSI-Spezifikation.

SG: Signalgrund

SG ist eine Verbindung zwischen den Verbindungen und dem Schaltkreis Erde an beiden Enden. SG stellt sicher, dass die Übertragungssignalstufen innerhalb des Eingangsbereichs des Empfängers im gemeinsamen Modus verbleiben.

SH: Schildrichtung

Das Schild kapselt das Kabel für EMI-Zwecke ein und ist nicht implizit für die Übertragung von Rückströmen vorgesehen. Der Schild ist direkt mit dem DTE-Rahmenboden verbunden und kann eine von zwei Optionen am DCE-Rahmenboden auswählen.

Die erste Option besteht darin, das Schild direkt mit dem DCE-Rahmen zu verbinden.

Die zweite Option besteht darin, den Schutzschild über eine Parallelkombination von 470 Ohm, +/- 10%, 1/2 Wattresistor, 0,1 uF, +/- 10%, 50 Volt, monolithischer Keramikkondensator und 0,01 uF, +/- 10%, 50 Volt, monolithisch anzuschließen. Dieser Keramikkondensator.

Das R-C-C-Netzwerk sollte sich so nahe wie möglich am Schild-/Chassis-Anschluss befinden. Da die Abschirmung direkt an das DTE- und DCE-Gehäuse angeschlossen ist, wird dem Schild keine Pin-Zuweisung innerhalb des Anschlusses zugewiesen. Die Aufrechterhaltung der Abschirmung zwischen Anschlusskabeln wird vom Anschlussgehäuse aufrechterhalten.

In der Praxis wird in der Regel die erste Option verwendet.

Elektrische Eigenschaften

Alle Signale sind ausgeglichen, differenziell angetrieben und werden auf standardmäßigen ECL-Pegel empfangen. Die negative ECL-Netzspannung Vee kann an beiden Enden entweder -5,2 VDC +/- 10 % oder -5,0 VDC +/- 10 % betragen. Steige- und Fallzeiten werden von einem Schwellenwert von 20 % bis 80 % gemessen. Die elektrischen Eigenschaften des HSSI-Senders und -Empfängers sind in der HSSI-Receiver-Tabelle und der HSSI-Transmitter-Tabelle angegeben, die beide nachfolgend dargestellt sind.

HSSI RECEIVER	
Receiver Type	ECL 10KH differential line receiver (MC10H115, MC10H116, MC10H125, or equivalent)
Maximum Signal Level	1.0 volts peak-to-peak differential
Minimum Signal Level	150 mvolts peak-to-peak differential
Common Mode Range	-2.85 volts dc to -0.8 volts dc (-0.5 volts max)
Differential Termination	110 ohms (carbon composition)
Common Mode Termination	750 ohms common-mode (optional)
Values apply over a temperature range of 0 to 75 degrees Celcius, and have been adjusted for the broader Vee range	

HSSI TRANSMITTER				
Driver Type	ECL 10KH with differential outputs (MC10H109, MC10H124, or equivalent)			
Signal Levels	minimum	typical	maximum	units
Voh:	-1.02	-0.90	-0.73	Vdc
Vol:	-1.96	-1.75	-1.59	Vdc
Vdiff:	0.59	0.85	1.21	Vdc
Trise:	0.50	-	2.30	ns
Tfall:	0.50	-	2.30	ns
Transmission Rate	52 Mbps maximum			
Signal Type	electrically balanced with Non Return to Zero encoding			
Termination	330 ohms low inductance resistors from each side to Vee			
Values apply over a temperature range of 0 to 75 degrees Celcius, and have been adjusted for the broader Vee range				

Zusätzlich zu den in dieser Spezifikation aufgeführten elektrischen Eigenschaften von 10KH ECL ist auch die Interoperabilität mit 100K ECL möglich und wird in der ANSI Spezifikation zugelassen.

Ausfallsicherer Betrieb

Wenn das Schnittstellenkabel nicht vorhanden ist, müssen die Differenzial-ECL-Empfänger den Standardwert in einen bekannten Zustand ändern. Um dies zu garantieren, ist es notwendig, wenn die 10H115 oder 10H116 ein 1,5 kohm, 1%, Pull-up Widerstand auf die (-Seite) des Empfängers, und ein 1,5 kohm Widerstand, 1%, Pull-Down auf die (+Seite) des Empfängers.

Dies ermöglicht die Entwicklung des erforderlichen Mindestvolumens von 150 Mvolten über die 110-Ohm-Widerstände und eine Längsschnittstellung von 750 Ohm. Der Standardstatus aller Schnittstellensignale wird aufgehoben.

Bei Verwendung des 10H125 ist es nicht erforderlich, externe Widerstände zu verwenden, da das interne Bias-Netzwerk einen niedrigen Ausgangszustand erzwingt, wenn die Eingänge frei

bleiben.

Die Schnittstelle darf nicht durch einen offenen Stromkreis oder einen Kurzschluss an einer Kombination von Pins beschädigt werden.

Zeitplan

Das Timing der Quelle wird als Timing-Wellenformen definiert, die an einem Sender erzeugt werden. Das Ziel-Timing ist definiert als Timing-Wellenformen, die an einem Empfänger auftreten. Die Pulsbreiten werden zwischen 50% der Endimpulsbreite gemessen. Die vorderste Kante des Timing-Pulses ist als Grenze zwischen Deassertion und Assertion zu definieren. Die nachfolgende Kante des Zeittakts ist als Grenze zwischen Assertion und Deassertion zu definieren.

Die HSSI-Verbindung sollte aus Sicht der Spezifikation und Implementierung als ECL-Flip-to-Flip-Verbindung betrachtet werden. Wenn Daten den HSSI-Port verlassen, sollten sie aus einer ECL-Flip-Flop-Datei und direkt in den Line-Treiber zurückgesperrt werden. Beim Empfänger müssen die Daten sofort wieder in einen ECL-Flip-Flop zurückgesperrt werden, sobald sie den Line Receiver passieren. Steuersignale erfordern keine Flip-Flop-Funktion.

Die minimale positive Timing-Breite für RT, TT und ST muss 7,7 ns betragen. Dies ermöglicht eine Quellarbeitszyklustoleranz von +/- 10%. Dieser Wert ergibt sich aus:

$$\begin{aligned} & \bullet \\ & \bullet \\ & 10\% \quad = \frac{((9.61\text{ns} - 7.7\text{ns})/19.23\text{ns})}{\times 100\%} \end{aligned}$$

•

wobei:

$$\begin{aligned} & \bullet \\ & \bullet \\ & 19.23 \text{ ns} = 1 / (52 \text{ Mbps}) \\ & \\ & 9.61 \text{ ns} = 19.23 \text{ ns} * 1/2 \text{ cycle} \end{aligned}$$

•

Die Daten werden innerhalb von +/- 3 ns der vordersten Kante des Quell-Timing-Pulses in den neuen Status geändert.

Die minimale positive Zieltaktbreite für RT, TT und ST beträgt 6,7 ns. Die Daten werden innerhalb von +/- 5 ns der vordersten Kante des Ziel-Timing-Pulses in den neuen Status geändert. Diese Zahlen ermöglichen Übertragungsverzerrungselemente von 1,0 ns Impulsbreitenverzerrung und 2,0 ns Takt zu Datenverzerrung. Damit verbleiben 1,7 ns für die Einrichtungszeit des Empfängers.

Die Daten gelten als gültig für die nachfolgende Kante. Daher werden Daten an der vordersten Kante ausgesendet, und Empfänger erhalten die Daten am hintersten Rand. Dadurch wird ein Akzeptanzfenster für den Fehler "Clock-data skew" aktiviert.

Die Verzögerung vom ST-Port zum TT-Port innerhalb der DTE muss weniger als 50 ns betragen. Der DCE muss eine Verzögerung von mindestens 200 ns zwischen seinem ST-Port und seinem TT-Port tolerieren können. Dies ermöglicht eine Verzögerung von 150 ns für 15 m Kabel (Round-Trip-Verzögerung)

Um verschiedene Bit/Byte/Frame-DCE-Multiplexer-Implementierungen zu erleichtern, können RT und ST zugeordnet werden, um das Löschen von Framing-Impulsen zu ermöglichen und eine Bandbreitenbegrenzung des HSSI zu ermöglichen.

Das maximale Erfassungsintervall wird nicht angegeben. Es wird jedoch erwartet, dass die Uhrenquellen ST und RT im Allgemeinen kontinuierlich arbeiten, wenn sowohl TA als auch CA bestätigt werden. Ein Messintervall wird als die Zeitspanne zwischen zwei aufeinander folgenden Uhrenrändern derselben Neigung gemessen.

Die aktuelle Datenübertragungsrate darf 52 Mbit/s nicht überschreiten.

Die Definition gültiger Daten ist anwendungsabhängig und nicht Gegenstand dieser Spezifikation. Dies entspricht der Tatsache, dass HSSI eine Layer-1-Spezifikation ist und daher keine Kenntnis der Datenvalidität hat.

CA und TA sind untereinander asynchron. Nach Bestätigung der CA gelten die Signale ST, RT und RD nicht für mindestens 40 ns. Bei Bestätigung von TA gelten die Signale TT und SD nicht für mindestens 40 ns. Dadurch soll eine ausreichende Einrichtungszeit für das Empfangsende gewährleistet werden.

TA sollte erst nach Übertragung des letzten gültigen Datenbit auf SDs über mindestens einen Taktgeber aufgehoben werden. Dies gilt nicht für CA, da die Daten für das DCE transparent sind.

Physische Spezifikationen

Das Kabel, das DCE und DTE verbindet, besteht aus 25 verdrehten Paaren mit einer Gesamtfolie/einem Schild. Die Kabelanschlüsse sind beide Steckverbinder. DTE und DCE haben Steckerbuchsen. Die Abmessungen sind in Metern (m) und Füßen (ft) angegeben.

Beachten Sie, dass das HSSI-Kabel zwar den gleichen Anschluss wie die SCSI-2-Spezifikation verwendet, die HSSI- und SCSI-2-Kabel jedoch andere Kabelabstände haben. SCSI-2-Kabel können bis zu 70 Ohm umfassen, während HSSI-Kabel für 110 Ohm festgelegt sind. Daher funktionieren Kabel, die an SCSI-2-Spezifikationen angefertigt wurden, möglicherweise nicht korrekt mit HSSI. Bei längeren Kabellängen treten Inkompatibilitäten deutlicher zutage.

Das Kabel wird vollständig in der Tabelle für die elektrische Spezifikation des HSSI-Kabels, der Tabelle für die physische Spezifikation des HSSI-Kabels und der Tabelle für die Pinbelegung des HSSI-Anschlusses beschrieben, die alle nachfolgend dargestellt sind.

HSSI CABLE ELECTRICAL SPECIFICATION			
length:	nominal: maximum:	2 m 15 m	6 ft 50 ft
maximum DCR at 20 C:		23 ohms/km	70ohms/1000ft
differential impedance at 50 MHz: (95% or more pairs) nominal: maximum:		110 ohms 110 ohms	(+/- 11 ohms) (+/- 15 ohms)
signal attenuation at 50 MHz:		0.28 dB/m	0.085 dB/ft
propagation delay, maximum: (65% of c) delta:		5.18 ns/m 0.13 ns/m	1.58 ns/ft 0.04 ns/ft
mutual capacitance within pair, minimum: (95% or more pairs) nominal: maximum:		34 pF/m 41 pF/m 48 pF/m	10.5 pF/ft 12.5 pF/ft (+/- 10%) 15.0 pF/ft
capacitance, pair to shield, maximum: delta:		78 pF/m 2.6 pF/m	24 pF/ft 0.8 pF/ft

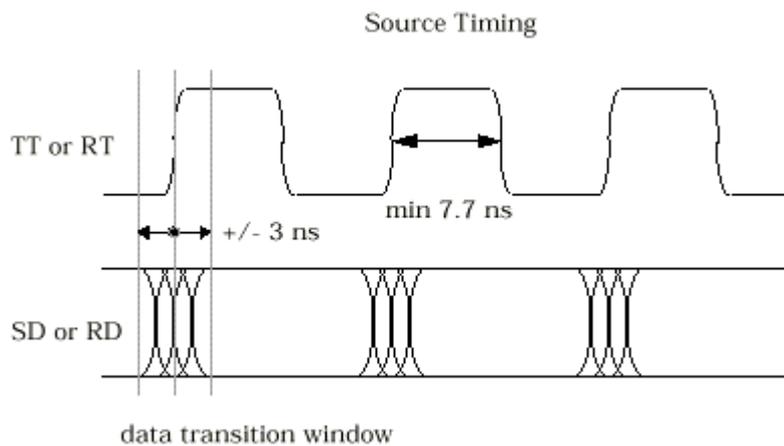
HSSI CABLE PHYSICAL SPECIFICATION	
cable type:	multi-conductor cable, consisting of 25 twisted pairs cabled together with an overall double shield and PVC jacket
gauge:	28 AWG, 7 strands of 36 AWG, tinned annealed copper, nominal 0.015 in. diameter
insulation:	polyethylene or polypropylene; 0.24 mm, .0095 in. nominal wall thickness; 0.86 mm +/- 0.025 mm, .034 in. +/- 0.001 in. outside diameter
foil shield:	0.051 mm, 0.002 in. nominal aluminum/polyester/aluminum laminated tape spiral wrapped around the cable core with a 25% minimum overlap
braid shield:	braided 36 AWG, tinned plated copper in accordance with 80% minimum coverage
jacket:	75 degrees C flexible polyvinylchloride
jacket wall:	0.51 mm, 0.020 in. minimum thickness
dielectric strength:	1000 VAC for 1 minute
outside diameter:	10.41 mm +/- 0.18 mm, 0.405 in. +/- 0.015 in.
agency compliance:	CL2, UL Subject 13, NEC 725-51(c) + 53(e)
manufacturer p/n:	QUINTEC (Madison Cable 4084) ICONTEC RTF-40-25P-2 (Berktek, C&M) or equivalent
connector, plug type:	2 row, 50 pin, shielded tab connectors AMP plug part number 749111-4 or equivalent AMP shell part number 749193-2 or equivalent
connector, receptacle type:	2 row, 50 pin, receptical header with rails and latch blocks. AMP part number 749075-5, 749903-5 or equivalent

HSSI CONNECTOR PINOUT

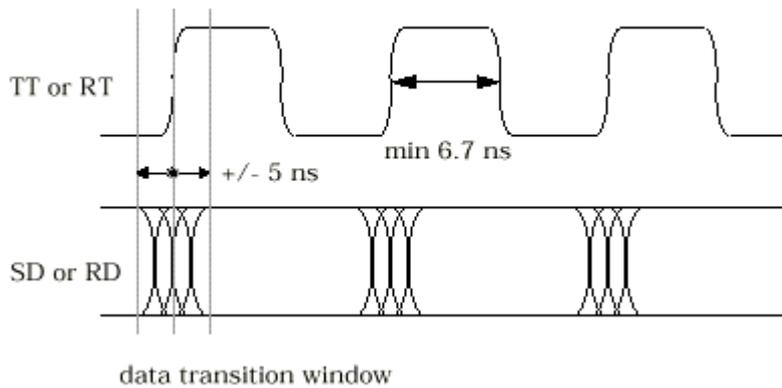
Signal Name		Direction DTE - DCE	Pin # (+side)	Pin # (-side)
SG	Signal Ground	---	1	26
RT	Receive Timing	<--	2	27
CA	DCE Available	<--	3	28
RD	Receive Data	<--	4	29
LC	Loopback circuit C	<--	5	30
ST	Send Timing	<--	6	31
SG	Signal Ground	---	7	32
TA	DTE Available	-->	8	33
TT	Terminal Timing	-->	9	34
LA	Loopback circuit A	-->	10	35
SD	Send Data	-->	11	36
LB	Loopback circuit B	-->	12	37
SG	Signal Ground	---	13	38
	5 ancillary to DCE (reserved)	-->	14 - 18	39 - 43
SG	Signal Ground	---	19	44
	4 ancillary from DCE (reserved)	<--	20 - 23	45 - 48
TM	Test Mode	<--	24	49

Pin pairs 5&30, 14&30 to 18&43, and 20&45 to 23&48 are reserved for future use. To allow future backward compatibility, no signals or receivers of any kind should be connected to these pins.

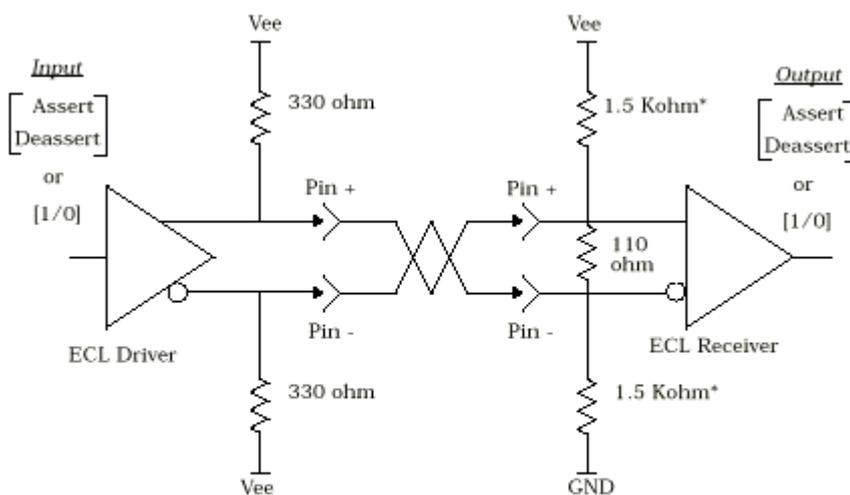
Anhang A: Zeitdiagramme



Destination Timing



Anhang B: Differenzielle Schaltungskonventionen



* optional

Anhang C: Störgeräusche

Dieser Anhang berechnet die Störfestigkeit dieser Schnittstelle. Die für 10KH ECL festgelegten normalen 150 Mvolt Störfestigkeit sind hier nicht anwendbar, da die Differenzialeingänge nicht das interne ECL-Bias-Vbb verwenden.

Die Rauschgrenzen für den allgemeinen Modus (NMcm) und den Differenzialmodus (NMdiff) für die Differential Line Receiver der Serien 10H115 und 10H116 sind:

-
-

$$NM_{cm+} = V_{cm_max} - V_{oh_max}$$

$$= -0.50 \text{ Vdc} - (-0.81 \text{ Vdc})$$

$$= 310 \text{ mVdc}$$

$$\begin{aligned}
NM_{cm-} &= V_{ol_min} - V_{cm_min} \\
&= -1.95 \text{ Vdc} - (-2.85 \text{ Vdc}) \\
&= 900 \text{ mVdc}
\end{aligned}$$

$$\begin{aligned}
NM_{diff} &= V_{od_min} * \text{length} \\
&\quad * \text{attenuation/length} \\
&\quad - V_{id_min} \\
&= 590 \text{ mv} \\
&\quad / [10^{((50 \text{ ft} * .085 \text{ dB/ft})/20)}] \\
&\quad - 150 \text{ mv} \\
&= 361 \text{ mv}
\end{aligned}$$

$$\begin{aligned}
&\text{in dB:} \\
&= 20 \log [(361+150)/150] \\
&= 10.6 \text{ dB}
\end{aligned}$$

•

Die Spannung beträgt 25 Grad Celsius. V_{cm_max} wurde als 100 mv unterhalb des Sättigungspunktes $V_{ih} = -0,4$ Volt gewählt.

Der 10H125 Differenzialempfänger verfügt über eine +5-V-Gleichstromversorgung und kann einen größeren positiven Ausflug auf seinen Eingang bewältigen. Die Rauscharmleistung des 10H125 beträgt:

•
•

$$\begin{aligned}
NM_{cm+} &= V_{cm_max} - V_{oh_max} \\
&= 1.19 \text{ Vdc} - (-0.81 \text{ Vdc}) \\
&= 2000 \text{ mVdc}
\end{aligned}$$

•

NM_{cm-} und NM_{diff} sind für alle Teile identisch. Um die Verwendung aller Empfänger zu ermöglichen, muss das Rauschen im ungünstigsten Fall am Empfänger auf 310 mvdc beschränkt werden.

Interpretieren Sie den allgemeinen Betriebsbereich, V_{cm_max} bis V_{cm_min} , als den maximalen Bereich der absoluten Spannungen, die unabhängig von der angewendeten Differenzialspannung auf den Eingang des Empfängers angewendet werden können. Der Signalspannungsbereich V_{oh_max} bis V_{ol_min} stellt den maximalen Bereich der absoluten Spannungen dar, die der Sender erzeugen wird. Der Unterschied zwischen diesen beiden Bereichen stellt die

Rauschgrenzen im gemeinsamen Modus dar, NMcm+ und NMcm-, wobei NMcm+ die maximale Ausfahrt für additives Rauschen im gemeinsamen Modus und NMcm ist - die maximale Ausfahrt für subtraktives Rauschen im gemeinsamen Modus.

Bei fünf Verdrillten-Paar-Verdrillungsfeldern von 50 Metern beträgt der für die Nutzung des gemeinsamen Modus erforderliche Grundschleifenstrom:

-
-

$$\begin{aligned} I_{\text{ground}} &= \text{NMcm+} \\ &/ (\text{cable_resistance}/5 \text{ pairs}) \\ &= (310 \text{ mVdc}) \\ &/ (70 \text{ mohms/foot} \\ &\text{x } 50 \text{ feet} / 10 \text{ wires}) \\ &= 0.9 \text{ amps dc} \end{aligned}$$

-

Diese Strommenge darf unter normalen Betriebsbedingungen niemals vorhanden sein.

Geräusche im allgemeinen Modus wirken sich vernachlässigbar auf den Differenzgeräuschpegel Vdf_app aus. Vielmehr würde Vdf_app von Geräuschen beeinflusst, die von einer Seite der Stromschienen am Sender erzeugt werden. ECL Vcc hat ein Netzteilabstoßungsverhältnis (PSRR) von 0 dB, während ECL Vee einen PSR von 38 dB aufweist. Um das Differenzialgeräusch zu minimieren, ist VCC geerdet und Vee an ein negatives Netzteil angeschlossen.